

PAT-NO: JP02000269483A
DOCUMENT-IDENTIFIER: JP 2000269483 A
TITLE: MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE
PUBN-DATE: September 29, 2000

INVENTOR-INFORMATION:

| | |
|--------------------|---------|
| NAME | COUNTRY |
| NAKANISHI, TOSHIRO | N/A |
| ISHIKAWA, KENJI | N/A |

ASSIGNEE-INFORMATION:

| | |
|-------------|---------|
| NAME | COUNTRY |
| FUJITSU LTD | N/A |

APPL-NO: JP11075022

APPL-DATE: March 19, 1999

INT-CL (IPC): H01L029/78

ABSTRACT:

PROBLEM TO BE SOLVED: To avoid forming a natural oxide film on an Si surface, avoid forming an oxide film due to the reaction of Si with a gate insulating film, and eliminate the influence of H and suppress appearance of fixed charges or interface level wherein the gate insulation film uses a film of a material having a higher dielectric constant than that of an Si oxide film.

SOLUTION: This manufacturing method comprises the steps of treating a Si wafer 1 with hydrogen plasma down flow in a gate insulating film forming step, to remove a natural oxide film, plasma-irradiating in a rare gas atmosphere to sever Si atomic bonds, plasma-irradiating in an N₂-containing

atmosphere to cause N to bond with Si, thereby forming a first gate insulating film 4 on the Si wafer 1, heat treating in an inert gas atmosphere and forming a second gate insulating film 5 made of a material having a dielectric constant higher than that of the Si oxide film on the first gate insulating film 4.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-269483

(P2000-269483A)

(43) 公開日 平成12年9月29日 (2000.9.29)

(51) Int.Cl'

識別記号

P I

テヤコード(参考)

H 01 L 29/78

H 01 L 29/78

3 0 1 G 5 F 0 4 0

審査請求 未請求 請求項の数3 OL (全 5 回)

(21) 出願番号 特願平11-75022

(22) 出願日 平成11年3月19日 (1999.3.19)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 中西 俊郎

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 石川 健治

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100072333

弁理士 柏谷 昭司 (外2名)

Fターム(参考) S P 0 4 0 D C 0 1 E D 0 1 E D 0 3 E D 0 4

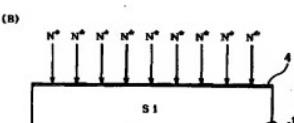
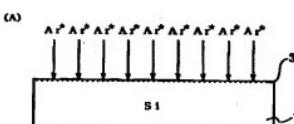
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 半導体装置の製造方法に関し、ゲート絶縁膜にシリコン酸化膜と比較して誘電率が高い物質の膜を用いる場合、シリコン表面に自然酸化膜が生成されないように、また、シリコンとゲート絶縁膜の反応に起因する酸化膜が生成されないように、更にまた、水素の影響を排除すると共に固定電荷や界面単位の発生を抑止することを可能にしようとする。

【解決手段】 ゲート絶縁膜形成工程に在るシリコン・ウエハ1を水素プラズマ・ダウン・フロー処理して自然酸化膜の除去を行い、稀ガス雰囲気中でプラズマ照射してシリコン原子の結合を切断し、N₂を含む雰囲気中でプラズマ照射して窒素とシリコンとを結合させてシリコン・ウエハ1上に第一のゲート絶縁膜4を生成させ、不活性ガス雰囲気中で熱処理を行ってから第一のゲート絶縁膜4上にシリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜5を形成する。

半導体装置の要部切削面図



1:シリコン・ウエハ

3:シリコン層との結合を切断した絶縁層

4:シリコン酸化膜からなる第一のゲート絶縁膜

【特許請求の範囲】

【請求項1】MOSトランジスタのゲート絶縁膜形成工程に在るシリコン・ウエハを水素プラズマ・ダウン・フロー処理でシリコン面の自然酸化膜を除去してから稀ガス雰囲気中でプラズマ照射してシリコン原子の結合を切断する工程と、次いで、N₂を含む雰囲気中でプラズマ照射して窒素とシリコンとを結合させてシリコン・ウエハ上にシリコン塗化膜からなる第一のゲート絶縁膜を生成させる工程と、次いで、不活性ガス雰囲気中で熱処理を行ってから前記第一のゲート絶縁膜上にシリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜を形成する工程とを含んでなることを特徴とする半導体装置の製造方法。

【請求項2】シリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜がシリコン塗化膜であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】シリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜がタンタル酸化膜であることを特徴とする請求項1記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコンMOSデバイスに於けるゲート絶縁膜の特性を改善することができる半導体装置の製造方法に関する。

【0002】

【従来の技術】現在、シリコンMOSデバイスは、その微細化が進展して、種々な物理的、及び、技術的な限界に直面している状態に在り、これを打開する為の技術イノベーションが必要とされている。

【0003】一般に、シリコンMOSデバイスを高性能化する為の手段としてゲート絶縁膜の薄膜化が挙げられ、従来のシリコン酸化膜では3[nm]以下のレベルにまで達していく、そのような薄膜化を実現することで短チャネル効果を回避してオン時の電流を確保している。

【0004】従来、ゲート絶縁膜を形成するには、通常、シリコン・ウエハを酸素成りは水蒸気雰囲気中で800[°C]～1000[°C]程度の温度で加熱し、シリコン酸化膜を形成している。

【0005】然しながら、シリコン酸化膜が4[nm]以下に薄くなると、オフ時に流れる直接トンネル電流が大きくなり、ソースからドレインに流れる電流を上回る現象が起こりつつあり、その結果、消費電力が増大することになり、高集積化を進めた場合、その消費電力は膨大なものとなってしまう。

【0006】そこで、ゲート絶縁膜の材料として誘電率

が高い物質、例えば、シリコン塗化物やタンタル酸化物などを用いることで、従来のシリコン酸化膜を用いた場合と比較し、同じゲート容量を実現するのであれば厚く形成できることを利用し、トンネル電流の増大を抑止する技術が提案されている。

【0007】然しながら、シリコン上に誘電率が高い物質からなる膜を堆積せる際、シリコン表面には自然酸化膜が不可避的に生成されるので、その自然酸化膜がゲート容量を低下させてしまう旨の問題がある。

【0008】その問題を回避する為、誘電率が高い物質からなる膜を成膜する直前にアンモニアを用いたアーナルを行って還元する方法が試みられているが、高温でシリコン中に水素が取り込まれてしまう問題や膜中に固定電荷や界面準位が増加してしまう旨の問題が起こっている。

【0009】また、タンタル酸化膜を用いる場合(要すれば、「VLSI Technology Sym p. 97, Y. Momiyama et. al」、を参照)、シリコン・ウエハ上に直接堆積するとタンタル酸化膜に含まれる酸素がウエハのシリコンと反応してシリコン酸化膜を形成してしまい、自然酸化膜が生成された場合と同じことになってしまう。

【0010】

【発明が解決しようとする課題】本発明では、ゲート絶縁膜にシリコン酸化膜と比較して誘電率が高い物質の膜を用いる場合、シリコン表面上に自然酸化膜が生成されないように、また、シリコンとゲート絶縁膜の反応に起因する酸化膜が生成されないように、更にまた、水素の影響を排除すると共に固定電荷や界面準位の発生を抑止することを可能にしようとする。

【0011】

【課題を解決するための手段】本発明では、シリコン上の自然酸化膜を除去してから表面のシリコン原子の結合を切断して結合手を作り、その結合手と窒素原子と結合させることで複層のシリコン塗化膜を形成し、その上にシリコン酸化膜に比較して誘電率が高い物質からなるゲート絶縁膜を形成することが基本になっている。

【0012】前記したところから、本発明に依る半導体装置の製造方法に於いては、

(1) MOSトランジスタのゲート絶縁膜形成工程に在るシリコン・ウエハ(例えばシリコン・ウエハ1)を水素プラズマ・ダウン・フロー処理でシリコン面の自然酸化膜(例えば自然酸化膜2)を除去してから稀ガス雰囲気中でプラズマ照射してシリコン原子の結合を切断する工程(例えば図2(A)を参照)と、次いで、N₂を含む雰囲気中でプラズマ照射して窒素とシリコンとを結合させてシリコン・ウエハ上にシリコン塗化膜からなる第一のゲート絶縁膜(例えばシリコン塗化膜からなる第一のゲート絶縁膜4)を生成させる工程と、次いで、不活性ガス雰囲気中で熱処理を行ってから前記第一のゲート

絶縁膜上にシリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜(例えば第二のゲート絶縁膜5)を形成する工程とを含んでなることを特徴とするか、又は、

【0013】(2) 前記(1)に於いて、シリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜がシリコン窒化膜であることを特徴とするか、又は、

【0014】(3) 前記(1)に於いて、シリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜がタンタル酸化膜であることを特徴とする。

【0015】前記手段を探ることに依り、シリコンと極薄窒化膜との間、或いは、極薄窒化膜とシリコン酸化膜に比較して誘電率が高い物質の膜との間に自然酸化膜が生成されることはないから、高い容量値をもつゲート絶縁膜を実現することができ、従って、直接トンネル電流が流れない程度のゲート絶縁膜の物理的厚さを確保しながらゲート容量を大きくすることが可能になり、また、シリコンとの界面に水素が取り込まれることはなくなり、更にまた、タンタル酸化膜からなるゲート絶縁膜を形成した場合には、タンタル酸化膜とシリコンとの反応に起因するシリコン酸化膜の生成もなくなり、ゲート絶縁膜の信頼性、延いては半導体装置の信頼性を向上させることができる。

【0016】

【発明の実施の形態】図1乃至図3は本発明に於ける実施の形態1を説明する為の工程要所に於ける半導体装置を表す要部切削側面図であり、以下、図を参照しつつ説明する。

【0017】図1(A) 参照

1-(1)

シリコン・ウエハ1を洗浄処理するが、その表面には既に自然酸化膜2が生成されている。

【0018】図1(B) 参照

1-(2)

ダウン・フロー型プラズマ発生装置のマイクロ波キャビティ内に自然酸化膜2をもつシリコン・ウエハ1をセットし、水素100 [scm]、水5 [scm]を流してマイクロ波キャビティの内部圧力を1 [Torr]に調節してから、2.45 [GHz]、200 [W]のプラズマを発生させて自然酸化膜2を除去する。

【0019】水素プラズマ・ダウン・フローは、水素含有ガスの流れに動エネルギーを与えてプラズマ化し、そのプラズマの流れの下方にウエハをセットして曝すと、熱酸化膜であるフィールド酸化膜やCVD (chemical vapor deposition) 法で形成したSiO₂からなる埋め込み絶縁膜に実質的影響を与えることなく、ウエハ上の自然酸化膜を除去することができる技術である(要すれば、特開平6-140362号

公報、特開平7-263416号公報、特開平8-37

176号公報、を参照)。

【0020】図2(A) 参照

2-(1)

次いで、水素含有ガスをArガスに置換し、Arガス100 [scm]を流してマイクロ波キャビティの内部圧力を1 [Torr]に調節し、2.45 [GHz]、200 [W]でプラズマ照射を行って、ウエハ1の極表面に於けるシリコン原子の結合を切断する。尚、図に於いては、シリコン原子の結合を切断した極表面を記号3で指示してある。

【0021】2-(2)

引き続き、ArガスをN₂ガスに置換し、N₂ガス500 [scm]を流してマイクロ波キャビティの内部圧力を10 [Torr]に調節し、2.45 [GHz]、1 [kW]で60 [秒]のプラズマ照射を行ない、極表面に於いて、結合が切断されたシリコン原子に窒素原子を結合させ、極薄のシリコン窒化膜からなる第一のゲート絶縁膜4を形成する。

【0022】図2(B) 参照

2-(3)

次いで、第一のゲート絶縁膜4に於けるシリコンと窒素との結合を強固且つ均一なものとする為、温度を600 [℃]～1100 [℃]の範囲、例えば650 [℃]としてN₂などの不活性ガス中でアニールする。

【0023】図3参照

3-(1)

次いで、SiH₄C₁₂+NH₃をソース・ガスとするCVD法を適用することに依り、第一のゲート絶縁膜4上に厚さが例えば5 [nm]であるシリコン窒化膜からなる第二のゲート絶縁膜5を形成する。

【0024】このようにして形成されたゲート絶縁膜とウエハ1との界面には自然酸化膜の生成はなく、極薄のシリコン窒化膜からなる第一のゲート絶縁膜4が存在するのみであり、従て、ゲート絶縁膜5大きな容量を維持することができ、また、CVD法に依ってシリコン窒化膜からなる第二のゲート絶縁膜5を形成する際、ウエハ1に対する水素の拡散は抑制されるので、信頼性も確保される。

【0025】図4は本発明に於ける実施の形態2を説明する為の工程要所に於ける半導体装置を表す要部切削側面図であり、以下、図を参照しつつ説明する。尚、図1乃至図3に於いて用いた記号と同記号は同部分を表すかあるいは同じ意味を持つものとする。

【0026】実施の形態2に於いては、シリコン・ウエハ1を洗浄処理してから、極表面に極薄のシリコン窒化膜からなる第一のゲート絶縁膜4を形成するまでの工程、即ち、実施の形態1に於ける工程1-(1)から工程2-(2)までの工程は殆ど変わりないので説明を省略し、その次の段階から説明する。

【0027】図4(A) 参照

4-(1)

厚さが約5[Å]である第一のゲート絶縁膜4に於けるシリコンと窒素との結合を強固且つ均一なものとする為、温度を600[℃]～1100[℃]の範囲、例えば650[℃]としてN₂などの不活性ガス中でアーネルする。

【0028】図4(B)参照

4-(2)

次いで、ベンタエキシタンタル[Ta₂(OC₂H₅)₅]を気化したソース・ガスに酸素を同時に流して圧力を1[Torr]、温度を400[℃]としてCVD法に依る成膜を行って、第一のゲート絶縁膜4上に厚さが例えば7[nm]であるTa₂O₅膜からなる第二のゲート絶縁膜5を形成する。

【0029】このようにして形成されたゲート絶縁膜とウエハ1との界面には自然酸化膜の生成はなく、極薄のシリコン塗化膜である第一のゲート絶縁膜4が存在するのみであり、従って、第二のゲート絶縁膜5は大きな容量を維持することができ、また、タンクル酸化膜からなる第二のゲート絶縁膜5とウエハ1との間にシリコン塗化膜からなる第一のゲート絶縁膜4が介在することから、第二のゲート絶縁膜5とウエハ1が反応してシリコン酸化膜が生成されることもない。

【0030】本発明においては、前記説明した実施の形態に限られることなく、他に多くの変更を実現することができ、例えば、前記実施の形態においては、シリコン・ウエハの極表面に於けるシリコン原子の結合手を切断する為、Arガス・プラズマを用いたが、これは、他にHeガス・プラズマ、Xeガス・プラズマ、Krガス・プラズマ、Neガス・プラズマなど他の稀ガスに代替することができる。

【0031】

【発明の効果】本発明に依る半導体装置の製造方法に於いては、水素プラズマ、ダウン・フロー処理でシリコン・ウエハの自然酸化膜を除去し、稀ガス雰囲気中でプラズマ照射してシリコン原子の結合を切断し、N₂を含む雰囲気中でプラズマ照射して窒素とシリコンとを結合させ

せてシリコン・ウエハ上に第一のゲート絶縁膜を生成させ、不活性ガス雰囲気中で熱処理してから第一のゲート絶縁膜上にシリコン酸化膜に比較して誘電率が高い物質からなる第二のゲート絶縁膜を形成する。

【0032】前記手段を探ることに依り、シリコンと極薄塗化膜との間、或いは、極薄塗化膜とシリコン酸化膜に比較して誘電率が高い物質の膜との間に自然酸化膜が生成されることはないから、高い容量値をもつゲート絶縁膜を実現することができ、従って、直接トンネル電流が流れない程度のゲート絶縁膜の物理的厚さを確保しながらゲート容量を大きくすることが可能になり、また、シリコンとの界面に水素が取り込まれることはなくななり、更にまた、タンクル酸化膜からなるゲート絶縁膜を形成した場合には、タンクル酸化膜とシリコンとの反応に起因するシリコン酸化膜の生成もなくなり、ゲート絶縁膜の信頼性、延いては半導体装置の信頼性を向上させることができ。

【図面の簡単な説明】

【図1】本発明に於ける実施の形態1を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

【図2】本発明に於ける実施の形態1を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

【図3】本発明に於ける実施の形態1を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

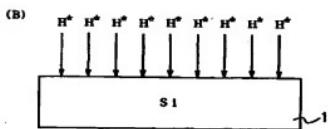
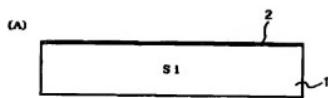
【図4】本発明に於ける実施の形態2を説明する為の工程要所に於ける半導体装置を表す要部切断側面図である。

【符号の説明】

- 1 シリコン・ウエハ
- 2 自然酸化膜
- 3 シリコン原子の結合を切断した極薄層
- 4 シリコン塗化膜からなる第一のゲート絶縁膜
- 5 第二のゲート絶縁膜

【図1】

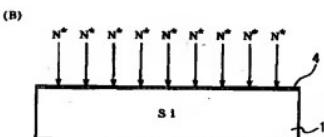
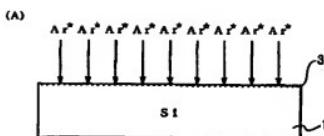
半導体装置の要部切削面図



1 : シリコン・ウエハ
2 : 自然酸化膜

【図2】

半導体装置の要部切削面図

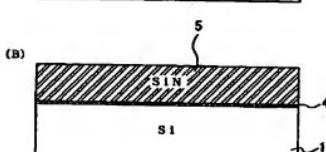
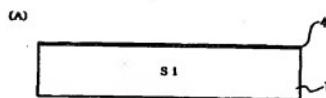


1 : シリコン・ウエハ
3 : シリコン原子の結合を切断した酸化膜
4 : シリコン酸化膜からなる第一のゲート絶縁膜

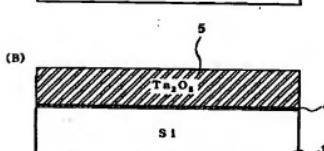
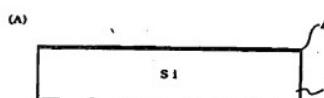
半導体装置の要部切削面図

【図3】

半導体装置の要部切削面図



1 : シリコン・ウエハ
4 : シリコン酸化膜からなる第一のゲート絶縁膜
5 : 第二のゲート絶縁膜 (シリコン酸化膜)



1 : シリコン・ウエハ
4 : シリコン酸化膜からなる第一のゲート絶縁膜
5 : 第二のゲート絶縁膜 (タンタル酸化膜)